

Semiconductor light-emitting device

Patent Number: ☐ US2002028526
Publication date: 2002-03-07
Inventor(s): MURAKAMI TETSUROU (JP); HOSOBATA HIROYUKI (JP); NAKATSU HIROSHI (JP); KURAHASHI TAKAHISA (JP)
Applicant(s):
Requested Patent: ☐ JP2002076433
Application Number: US20010943738 20010904
Priority Number (s): JP20000267345 20000904
IPC Classification: H01L21/00
EC Classification:
Equivalents:

Abstract

The present invention relates to a semiconductor light-emitting device used for optical transmission (particularly for IEEE 1394) and displays and the like. More specifically, an object of the present invention is to provide a semiconductor light-emitting device capable of emitting the light with a high efficiency by extending a distance from an active layer to a boundary having poor crystal quality due to Group V elements As and P exchange to suppress deterioration in crystal quality of the active layer. According to the present invention, a semiconductor light-emitting device capable of emitting the light with a high efficiency because a reflecting multilayer with a different material system from that of an active layer is formed on the substrate in order to achieve a high reflectance, however, the active layer is formed, after a reflecting multilayer formed with the same material system as that of the active layer is formed thereon, to lengthen a distance between the active layer and a material system exchange boundary

Data supplied from the esp@cenet database - I2

(10) 日本特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許公開番号
特開2002-78433
(P2002-78433A)
(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int. Cl.	識別記号	FI	チーフ・アド (参考)
H01L 39/00		H01L 39/00	B 5F041
H01S 5/183		H01S 5/183	5F073
5/343		5/343	

発明者 末廣 隆 請求項の範囲 11 OL (全 11 頁)

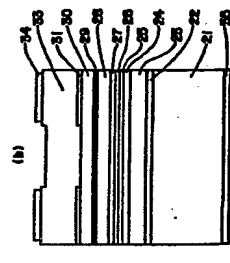
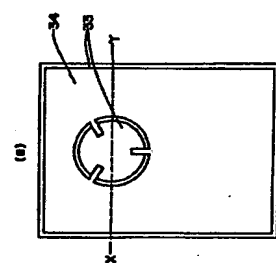
(21) 出願番号	特開2000-287345 (P2000-287345)	(71) 出願人	00005049 シャープ株式会社 大阪府大阪市阿倍野区長瀬町2番22号
(22) 出願日	平成12年9月4日 (2000.9.4)	(72) 発明者	倉崎 孝典 大阪府大阪市阿倍野区長瀬町2番22号 シャープ株式会社内
		(72) 発明者	中澤 弘志 大阪府大阪市阿倍野区長瀬町2番22号 シャープ株式会社内
		(74) 代理人	10008214 弁理士 青山 泰 (外1名)

(54) 発明の名称 半導体発光素子

(57) 要約 (修正有)

【課題】 AlGaIn系のレンガ状半導体発光素子において、AsとPのV族元素の切り換えによる結晶性の低い界面から活性層までの距離を大きくして、高効率な発光が可能な半導体発光素子を提供する。

【解決手段】 発光層 26 と異なる材料系の多層反射膜 23、24 により高い反射率を確保し、その上に発光層と同じ材料系の多層反射膜を形成した後、発光層を形成して、材料系の切り換え界面から活性層までの距離を大きくする。



(11) 特許請求の範囲

- 【請求項1】 半導体基板上に、半導体基板と同程度の格子定数を持ち、屈折率を異なることのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる多層反射膜を形成し、この多層反射膜上に含む1以上の層数からなる発光層を備えることを特徴とする半導体発光素子。
- 【請求項2】 発光層上に発光層と同程度の格子定数を持つ材料系からなる多層反射膜を備えることを特徴とする請求項1記載の半導体発光素子。
- 【請求項3】 発光層上の発光層と同程度の格子定数を持つ多層反射膜が発光層と同じ材料系であることを特徴とする請求項2記載の半導体発光素子。
- 【請求項4】 発光層上に、発光層と同程度の格子定数を持ち、屈折率を異なることのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる多層反射膜を複数形成し、この多層反射膜の最も発光層側の材料が発光層と同じ材料系であることを特徴とする請求項3記載の半導体発光素子。
- 【請求項5】 発光層に接する多層反射膜を構成する層が、多層反射膜を構成するもう一方の層よりもエネルギーギャップが大きいことを特徴とする請求項1ないし4いずれか1記載の半導体発光素子。
- 【請求項6】 半導体基板がGaAsであることを特徴とする請求項1ないし5いずれか1記載の半導体発光素子。
- 【請求項7】 半導体基板上に形成する半導体基板と同程度の格子定数を持ち、屈折率を異なることのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射膜が $(\text{Al}_x\text{Ga}_{1-x})_2\text{In}_2\text{P}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) であることを特徴とする請求項6記載の半導体発光素子。
- 【請求項8】 半導体基板上に形成する半導体基板と同程度の格子定数を持ち、屈折率を異なることのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射膜が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) を含むことを特徴とする請求項7または8記載の半導体発光素子。
- 【請求項9】 発光層上に備える発光層と同程度の格子定数を持ち、屈折率を異なることのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射膜が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) を含むことを特徴とする請求項7または8記載の半導体発光素子。
- 【請求項10】 半導体基板上に形成される半導体基板と同程度の格子定数を持ち、屈折率を異なることのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射膜の最上層と同じ材料系の多層反射膜とその下の別の材料系からなる多層反射膜

度の界面と活性層の距離が $0.3 \mu\text{m}$ 以上であることを特徴とする請求項1ないし9いずれか1記載の半導体発光素子。

【請求項11】 活性層が量子井戸層であることを特徴とする請求項1ないし10いずれか1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は光伝送用 (特にLED) 1394用) および表示用等に用いられる半導体発光素子に関する。

【0002】

【従来の技術】 近年、光通信や半導体発光素子情報表示パネル等に半導体発光素子が広く用いられている。これらの半導体発光素子は発光効率が高いこと、光通信用の半導体発光素子においてはさらに応答速度が高速であることが重要であり近年開発が盛んに行われている。通常の面発光型のLEDは高速応答性はあまりよくなく、100 Mb/s \sim 200 Mb/s 程度の速度が限界である。そこで、レゾナントキャビティ (Resonant Cavity) 型LEDである面発光レーザーと呼ばれる半導体発光素子が開発されている。これらの半導体発光素子は、2つのミラーで形成された共振器において発生する定在波の位置が発光層になるようにすることにより、高速応答および高効率を実現する半導体発光素子である。特に最近、比較的小さい距離の通信に光ファイバー (POF) が利用されるため、このPOFの低損失な波長領域である650 nmでの高効率な発光が可能AlGaIn系の半導体材料を発光層とするレゾナントキャビティ型LEDや面発光レーザーが開発されている [High Brightness Visible Resonant Cavity Light Emitting Diode: IEEE PHOTONICS TECHNOLOGY LETTERS VOL. 10 NO. 12 DECEMBER 1998]。

【0003】

【発明が解決しようとする課題】 ところが、従来のレゾナントキャビティ型LEDや面発光レーザーは定在波の位置に精度よく活性層を形成する必要があるため、波長程度の長さの共振器長で素子が作製されていた。その結果、基板側面分布ブラッグ反射器 (Distributed Bragg Reflector: DBR) と活性層との距離が非常に小さくなっていく。

【0004】 発光層がAlGaIn系の場合、100%近い反射率が必要な基板側にはAlGaAs系の材料からなるDBRが採用される。これは、650 nmの発光波長に對して透明な材料でDBRを形成する場合、AlGaAs系の材料の方がAlGaIn系の材料よりも高屈折率側の層と低屈折率側の層との屈折率差が大きくなるからである。

【0005】 ところが、AsとPのV族元素が切り替わる界面は結晶性が悪いため、AsとPの切り替え界面から活性層までの距離が小さいAlGaIn系のレゾナントキャビティ

ディー型LEDや面発光レーザーは内部量子効率が低下してしまうという問題があった。通常構造のLEDに於いても同様の問題があり、 λ_s との切り換え界面から活性層までの距離がある一定値以下になると効率が低下してしまう。

【0006】そこで、本発明の目的は、上記問題点を解決するために、AsとPのV族元素の切り換えによる結晶性の低い界面から活性層までの距離を大きくして活性層の結晶性低下を抑制することにより、高効率な素子が可能な半導体素子構造を提供することにある。

【0007】

[illegible]

【0008】請求項2の半導体結晶素子は、請求項1の半導体結晶素子において、発光層と同一組成の半導体材料から成る多層反反射層を備えることとを特徴とする。この請求項2の半導体結晶素子では、発光層上の多層反反射層が光損失と同一組成の格子定数を持つ材料から成るものため、発光に偏面状態が得られ、少ない周波数で高い反反射率を得ることができる。

【0009】請求項3の半導体結晶基板とは、請求項2の半導体結晶基板において、光層上の結晶層と同程度の格子定数を持つ多層反折膜が光層と同じ材料系であることを特徴とする。この請求項3の半導体結晶基板は、請求項1と、光層上の多層反折膜が光層と同じ材料系であるので、光層と格子定数が同じで材料系が異なる多層反折膜の場合よりも作製容易である。

【0010】請求項4の半導体発光素子は、請求項2の半導体発光素子において、発光層上に、発光層と同程度の格子定数を持ち、屈折率を減らすことのできる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる多層反射膜を複数形成し、この多層反射膜の最上層は発光層側の材料が発光層と同じ材料系であることを特徴とする。この請求項4の半導体発光素子では、発光層よりも上の発光層とは直接接しない場所へ発光層とは異なる材料系の多層反射膜を備えるので、発光層よりも上の多層反射膜の反射率を少ない層数で高くすることができ、

【0011】請求項5の半導体発光素子は、請求項1な

いよいよ4に記載の半導体材料素子において、発光層に於ける多層反対照を構成する層が、多層反対照を構成するものとして一方の周よりエピタキシャル成長することを特徴とする。このようにしてエピタキシャル成長させることにより、図5の構造の材料素子では、よりエピタキシャル成長の大きい半導体材料素子に於けるので、キャリアのオーバーフローを抑制することができ、

【0012】請求項6の半導体発光素子は、請求項1ないし5に記載の半導体発光素子において、半導体基板がGaAsであることを特徴とする。この請求項6の半導体発光素子では、GaAs基板に格子整合することができるAlGaAs系、AlGaInP系、ZnSe系等の材料を使用することができ、

【0013】請求項7の半導体発光素子は、請求項6に記載の半導体発光素子において半導体基板上に形成する半導体基板と同程度の格子定数を持ち、屈折率を変えることができる材料ともなる複数の多層反反射層が $(Al_1Ga_{1-y}In_y)_2InP$ ($0 \leq y \leq 1, 0 \leq x \leq 1$) を含む光光層が $(Al_1Ga_{1-y}In_y)_2InP$ ($0 \leq y \leq 1, 0 \leq x \leq 1$) であることを特徴とする。この請求項7の半導体発光素子では、発光層とそれに接する多層反反射層に $AlGaInP$ 系の材料を使用し、 y および x 、 y' および x' を任意に変化させることによって、緑色から赤色の波長領域の半導体発光素子を作成することができる。

【0014】請求項8の半導体発光素子は、請求項7に記載の半導体発光素子において、半導体基板上に形成する半導体基板と同程度の格子定数を持ち、屈折率を變えることのできる少なくとも2種類の材料系を使用し、それぞれが第一の材料系からなる複数の多層反射膜が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) を含むことを特徴とする。この請求項8の半導体発光素子では、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) からなる多層反射膜は緑色から赤色の波長領域に対して、 $\text{Al}_{(1-\gamma_1)\gamma_2}\text{In}_{\gamma_1}\text{P}$ ($0 \leq \gamma_1 \leq 1, 0 \leq \gamma_2 \leq 1$) からなる多層反射膜より高い反射率が高いので、少ない層数で高い反射率を得ることができる。

【0015】請求項9の半導体光素子は、請求項7および8に記載の半導体光素子において発光層上に備えられた発光層と同程度の格子定数を持ち、屈折率を変え、それと異なる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射層が $Al_{Ga_{1-x}}As$ ($0 \leq x \leq 1$)を含むことを特徴とする。この請求項9の半導体光素子では、 $Al_{xGa_{1-x}}As$ ($0 \leq x \leq 1$)からなる多層反射層は青色から赤色の波長領域に対して、 $(Al_{xGa_{1-x}})_2In_{1-x}P$ ($0 \leq y \leq 1$, $0 \leq x \leq 1$)からなる多層反射層より反射率が高いので、少ない層数で高い反射率を得ることができる。

【0016】請求項10の半導体光学素子は、請求項1ないし9に記載の半導体光学素子において半導体基板上に形成される半導体基板と同程度の格子定数を持ち、屈折を減えることのできる少なくとも2種類の材料系を

使用し、それぞれが単一の材料系からなる複数の多層反反射膜の最上層と同じ材料系の多層反反射膜とその下の別の材料系からなる多層反反射膜の界面と活性層の距離が0.3 μm 以上であることを特徴とする。この請求項10の半導体装置は素子では、多層反反射膜の最上層と同じ材料系の多層反反射膜とその下の別の材料系からなる多層反反射膜の界面と活性層の距離が0.3 μm 以上であるので、高い光活性の活性層を形成することができ、

【0017】請求項11の半導体発光素子は、請求項1ないし10に記載の半導体発光素子において活性層が量子井戸層であることを特徴とする。この請求項11の半導体発光素子では、活性層が量子井戸層であるので、量子井戸活性層を使用するレゾナントキャビティ型LEDおよび面発光レーザー等に適用し効率の高い半導体発光素子を作製することができ、

【0018】
【発明の実施の形態】 以下、本発明を図示の実施例に基づき詳細に説明する。本実施例において、DBRは、2つの層を交互に多数積層することにより構成される。例えば、層aおよび層bからなるDBRには、1の層aおよび1の層bの層を1ペアとし、 $a/b/a/b/\dots/a/b/\dots/a/b/\dots$ のように、全てがペアである構成と、 $a/b/a/b/\dots/a/b/a$ のように、最後の層だけペアにならない構成とがある。前者の場合のペア数は、例えば、1.0などの整数で表記されるが、後者の場合のペア数は、例えば、1.0.5ペアと表記される。

【0019】実施例1

図1 (a) は本実施例で得られる半導体発光素子の平面図であり、図1 (b) は図1 (a) のX-Yでの断面図である。図2は本実施例の半導体発光素子の製造工程を示す断面図である。図3 (a) は本実施例の半導体発光素子の製造工程を示す平面図であり、図3 (b) は図3 (a) のX-Yでの断面図である。

【0020】この半導体発光素子はAlGaIn系のものであり、図2に示すように、*n*型のGaAs基板1上に*n*型のGaAsバンプアーク2（厚さ1 μm）、*n*型のAl_{0.5}Ga_{0.5}AsとAl_{0.5}In_{0.5}Asとからなる2.0、5-ペアのDBR3、*n*型のAl_{0.5}In_{0.5}Asと*n*型のAl_{0.2}Ga_{0.8}As、0.51μm、*p*とからなる5ペアのDBR4、*n*型のAl_{0.7}Ga_{0.3}As、0.51μm、*p*からなる1クラッド層5（厚さ約0.2 μm）、井戸層が8.0 ÅのGaInPとベリア層が2.0 ÅのAl_{0.5}Ga_{0.5}As、0.51μm、*p*とからなる量子井戸活性層6、*p*型のAl_{0.7}Ga_{0.3}As、0.51μm、*p*第2クラッド層7（厚さ1 μm）、*p*型のAl_{0.5}Ga_{0.5}As電流拡散層8（厚さ7 μm）、*p*型のGaAs cap層9（厚さ0.1 μm）を有機金属気相成長（Metal Organic Chemical Vapor Deposition; MOCVD）法により順次積層した。

【0021】ここで、 n 型の $Al_0.5Ga_{0.5}As$ と n 型の $AlAs$ の20.5ペアのDBR3および n 型の $Al_0.5In_{0.5}Ga_{0.5}P$ と n 型の $Al_0.2Ga_{0.8}P$ の5ペアのDBR4は反射ス

ベクトルの中心が650 nmになるようにした。そして、量子井戸活性層6のピーク波長を650 nmになるようにした。また、n型の λ_{10} , μ_{eq} , β , $0.5\mu_{eq}$, β 第1クラッド層6の屈折率はDBRでの反射光と活性層での発光光の干渉ピークが650 nmになるようにした。

【0022】その後、図3に示すように、p型のGaAs chip層9を縦線/通線に水素系エッチャントで蝕した後、p型のAl_{0.9}Ga_{0.1}As層5a、5b、5c、5dを電流拡散層上にAl_{0.9}Ga_{0.1}Asをスパッタし、フォトリソグラフィによりパターンニングし接面電極を形成した。その後、熱処理することにより、p型電極10が得られた。

【0023】そして、図1に示すように、GaAs基板を約280 μ mまで研磨して、この研磨した面に AuGe/Au を蒸着し、熱処理することによりn型電極層1を形成した。このようにして得られた半導体発光素子の光出力は、30 mAにして1.45 mWであった。n型の $\text{Al}_0.5\text{In}_{0.5}\text{P}$ とn型の $(\text{Al}_0.25\text{Ga}_{0.75}\text{In}_{0.5}\text{P})$ の5ベアのDBRがない構造の素子の光出力が、30 mAにして0.44 mWであったのに対して、約3倍の光出力向上が達成された。n型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{P}$ とn型の AlAs の2.0、5ベアのDBRの反射率は95%以上であるので、この3倍の光出力向上に対して、n型の $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ とn型の $(\text{Al}_{0.25}\text{Ga}_{0.75}\text{In}_{0.5}\text{P})$ の5ベアのDBRを加えることによる反射率向上による寄与は小さく、 AuGe の切り換え界面から活性層までの距離が大きくなったことによる活性層の結晶性向上の寄与が大きいのと考えられる。

【0024】n型の $(\lambda_{10}, 760\text{nm}, 3.0, 5.1\text{m}\Omega, 5^{\circ})$ 第1クラッド層が約 $0.2\mu\text{m}$ の場合における光出力のn型の $(\lambda_{10}, 5.1\text{m}\Omega, 5^{\circ})$ とn型の $(\lambda_{10}, 250\text{nm}, 8.0, 5.1\text{m}\Omega, 5^{\circ})$ DBRのベア放存性を図4に示す。1ベアは約 $0.1\mu\text{m}$ であるので、図4より光出力の低下を $1/2$ までに抑制するためには AlGaAs 系DBRと AlGaIn 系DBRとの界面から活性層までの距離を $0.3\mu\text{m}$ 以上にする必要があることが分る。

【0025】実施例2
図5(a)は本実施例で得られる半導体発光素子の平面図であり、図5(b)は図5(a)のX-Yでの断面図である。図6は本実施例の半導体発光素子の製造工程を示す断面図である。図7(a)および図8(a)は本実施例の半導体発光素子の製造工程を示す平面図であり、図7(b)および図8(b)は、それぞれ、図7(a)および図8(a)のX-Yでの断面図である。

【0026】この半導体発光素子はAlGaIn系のものであり、図6に示すようにn型のGaAs基板21上にn型のGaAsスパッタ層22（厚さ1μm）、n型のAl_{0.5}Ga_{0.5}Asとn型のGaAsの3.0、5.5ベアのDBR23、n型のAl_{0.1}G_{0.9}Asとn型のAl_{0.1}G_{0.9}As、3.0、5.5ベアのD
BR24、n型のAl_{0.1}G_{0.9}As、3.0、5.5ベアのクラッド層25、井戸層が5.0ÅのGaInPの量子井戸活性層26、p型のAl_{0.1}G_{0.9}As、3.0、5.5ベアのクラッド層27、p型のAl_{0.1}G_{0.9}As

(7)

11

層で高い反射を得ることができる。

【0050】また、請求項9の半導体発光素子は、請求項7および8に記載の半導体発光素子において発光層上に備える発光層と同程度の格子定数を持ち、屈折率を変えることができる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射膜がAl_xGa_{1-x}As (0≤x≤1)を含む、このことによって、緑色から赤色の波長領域に対して、(Al_{1-x}Ga_x)_{1-y}In_yP (0≤y≤1, 0≤x≤1)からなる多層反射膜よりも少ない層数で高い反射率を得ることができる。

【0051】また、請求項10の半導体発光素子は、請求項1ないし9に記載の半導体発光素子において半導体基板上に形成される半導体基板と同程度の格子定数を持ち、屈折率を変えることができる少なくとも2種類の材料系を使用し、それぞれが単一の材料系からなる複数の多層反射膜の最上層と同じ材料系の多層反射膜とその下の別の材料系からなる多層反射膜の界面と活性層の距離が0.3μm以上である、このことによって、高い結晶性の活性層を形成することができる。

【0052】また、請求項11の半導体発光素子は、請求項1ないし10に記載の半導体発光素子において活性層が量子井戸層である、このことによって、高効率のレソナントキャビティ型LEDや面発光レーザーを作製することができる。

【図面の簡単な説明】

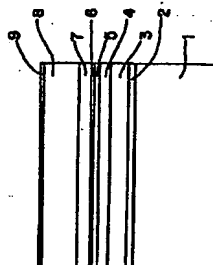
【図1】 図1(a)および(b)はそれぞれ、本発明の第1実施例による半導体発光素子の平面図およびそのX-Y断面図である。

【図2】 図1の半導体発光素子の製造工程を示す断面図である。

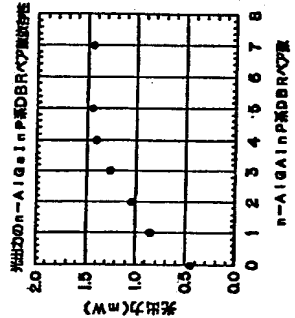
【図3】 図3(a)および(b)は、それぞれ図1の半導体発光素子の製造工程を示す平面図およびそのX-Y断面図である。

【図4】 出力力のn-AlGaInP系DBRベア層の蓄積性を示す図である。

【図2】



【図3】



(8)

12

【図5】 図5(a)および(b)はそれぞれ、本発明の第2実施例による半導体発光素子の平面図およびそのX-Y断面図である。

【図6】 図5の半導体発光素子の製造工程を示す断面図である。

【図7】 図7(a)および(b)はそれぞれ、図5の半導体発光素子の製造工程を示す平面図およびそのX-Y断面図である。

【図8】 図8(a)および(b)はそれぞれ、図5の半導体発光素子の製造工程を示す平面図およびそのX-Y断面図である。

【図9】 図9(a)および(b)はそれぞれ、本発明の第3実施例による半導体発光素子の平面図およびそのX-Y断面図である。

【図10】 図9の半導体発光素子の製造工程を示す断面図である。

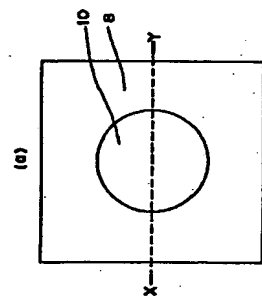
【図11】 図11(a)および(b)はそれぞれ、図9の半導体発光素子の製造工程を示す平面図およびそのX-Y断面図である。

【図12】 図12(a)および(b)はそれぞれ、図9の半導体発光素子の製造工程を示す平面図およびそのX-Y断面図である。

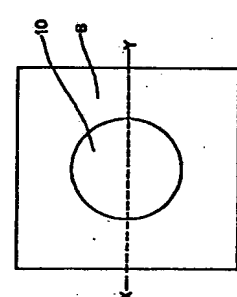
【符号の説明】

1、21、41・・・n-GaAs基板、2、22、42・・・n-GaAsベア層、3、23、43・・・n-AlGaInP系DBR、4、24、44・・・n-AlGaInP系DBR、5、25、45・・・n-Al_{0.7}Ga_{0.3}In_{0.5}Pクラッド層、6、26、46・・・量子井戸活性層、7、27、47・・・p-(Al_{0.7}Ga_{0.3}In_{0.5}P)クラッド層、8・・・p-Al_{0.7}Ga_{0.3}In_{0.5}P電流拡散層、9・・・p-GaAs cap層、10、34、56・・・p型電極、11、35、57・・・n型電極、28、48、50・・・p-AlGaInP系DBR、29、51・・・p-AlGaInP中間層、30、52・・・p-AlGaInP第1電流拡散層、31、53・・・n-AlGaInP電流拡散層、32、54・・・n-GaAs cap層、33、55・・・p-AlGaInP第2電流拡散層、49・・・p-AlGaInP系DBR。

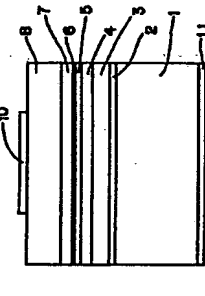
【図11】



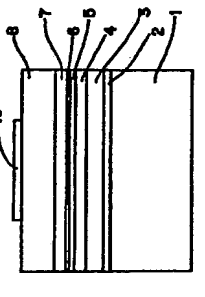
【図12】



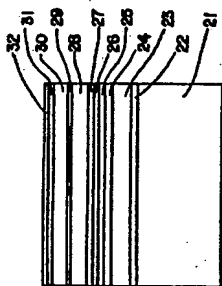
【図10】



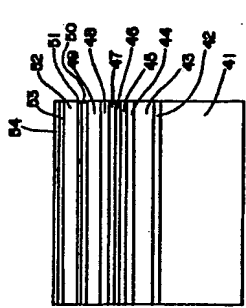
【図9】



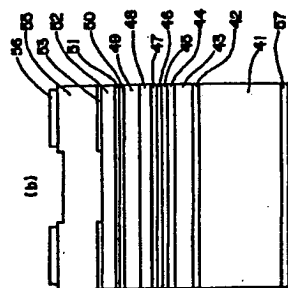
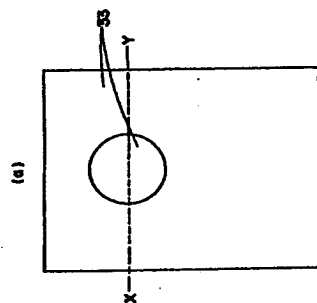
【図6】



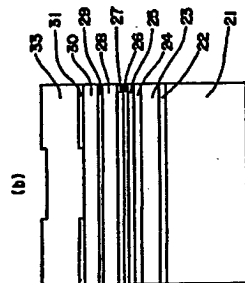
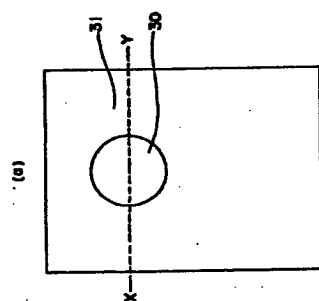
【図10】



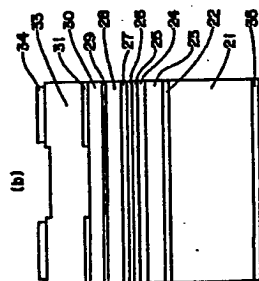
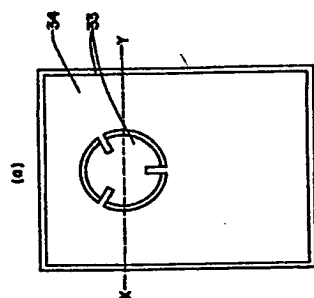
【8】



【圖7】

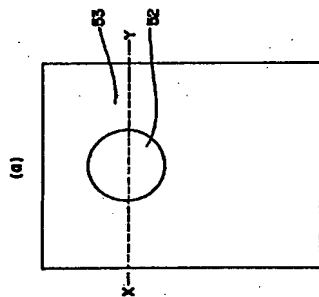


【圖5】

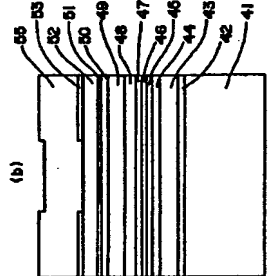
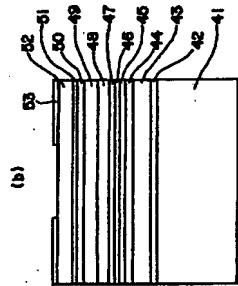
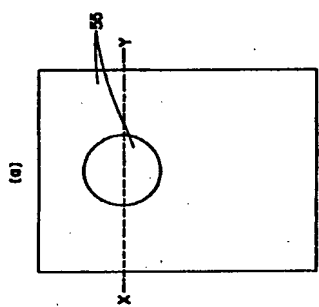


(11)

【図11】



【図12】



フロントページの続き

(72)発明者 村上 智朗
大阪府大阪市阿倍野区長池町2番22号 シ
ヤープ株式会社内
(72)発明者 細羽 弘之
大阪府大阪市阿倍野区長池町2番22号 シ
ヤープ株式会社内

Fターム(参考) 5F041 AA03 AA40 CA05 CA34 CA35
CA36 CA65 CA74 CA82 CA92
CB03 CB15 FP01 FP14
5F073 AA51 AA65 AA74 AB17 BA01
CA14 CB02